

①⑨ BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENTAMT

⑫ Patentschrift  
⑪ DE 31 10 477 C2

⑤① Int. Cl. 5:  
H01 L 21/76  
H 01 L 21/336

②① Aktenzeichen: P 31 10 477.0-33  
②② Anmeldetag: 18. 3. 81  
④③ Offenlegungstag: 28. 1. 82  
④⑤ Veröffentlichungstag  
der Patenterteilung: 31. 5. 90 ✓

DE 31 10 477 C2

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden

③① Unionspriorität: ③② ③③ ③①  
24.03.80 US 133580

⑦③ Patentinhaber:  
Intel Corp., Santa Clara, Calif., US

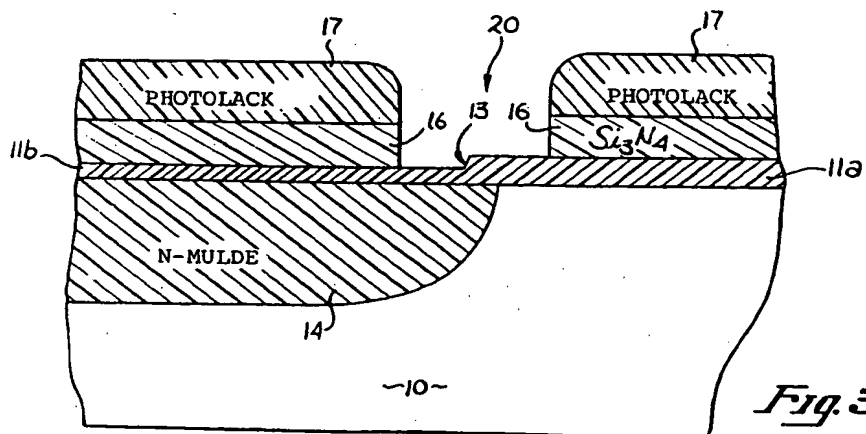
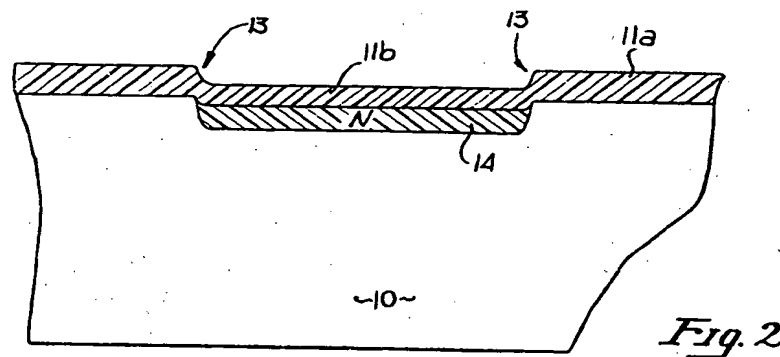
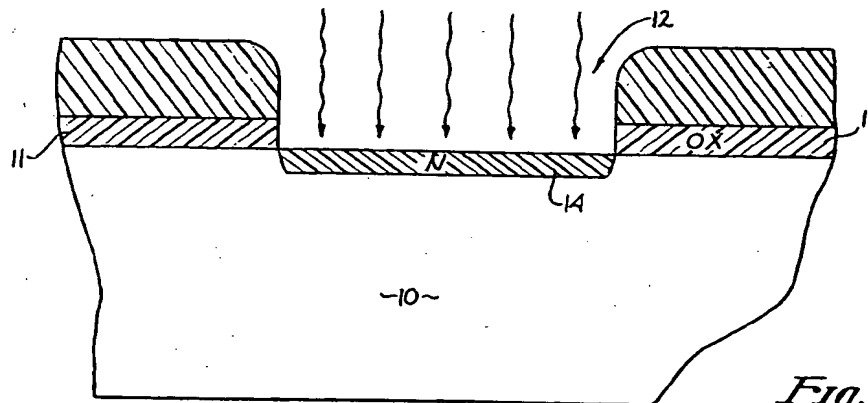
⑦④ Vertreter:  
Zenz, J., Dipl.-Ing., 4300 Essen; Helber, F., Dipl.-Ing.,  
Pat.-Anwälte, 6144 Zwingenberg

⑦⑦ Erfinder:  
Yu, Kenneth K.; Seidenfeld, Mark B., Portland,  
Oreg., US; Bohr, Mark T., Aloha, Oreg., US

⑤④ Für die Beurteilung der Patentfähigkeit  
in Betracht gezogene Druckschriften:  
DE 27 00 873 A1

⑤④ Verfahren zur Herstellung von CMOS-Bauelementen

DE 31 10 477 C2



## Beschreibung

Die Erfindung bezieht sich auf ein Verfahren zur Herstellung von CMOS-Bauelementen nach dem Oberbegriff des Patentanspruchs 1.

Komplementäre Metalloxidhalbleitertransistoren (CMOS-Transistoren) zeichnen sich bekanntlich durch hohe Schaltgeschwindigkeiten und sehr hohe Rauschunempfindlichkeit über weite Bereiche von Betriebsspannungen aus. Sie sind bei Schaltungen mit hohen Packungsdichten gegenüber herkömmlichen MOS-Bauelementen bevorzugt, da sie praktisch keinen Störungen durch von Alphateilchen erzeugte freie Minoritätsträger unterworfen sind, die die Gate-Elektroden aktiver Bauelemente unterwandern und Ladungsmuster verändern oder stören könnten.

CMOS-Bauelemente haben Kanalsperren, die in dem Substrat derart angeordnet sind, daß sie aktive Bauelemente umgeben. Die Kanalsperren verringern Leckströme zwischen benachbarten Bauelementen.

Bei üblichen Verfahren zur Herstellung von CMOS-Bauelementen werden zuerst Mulden (z. B. p-Mulden) gebildet. Danach werden mit einer anderen Maskieroperation die n-Kanalsperren hergestellt. Sodann findet ein zusätzlicher Maskierschritt Verwendung, um die p-Kanal-Bauelemente und die p-Kanalsperren zu definieren. Die Kanalsperren müssen von den aktiven Bauelementen beabstandet sein.

Aus der DE-OS 27 00 873 ist ein Verfahren der gattungsgemäßen Art bekannt, bei dem jedoch für die beiden Kanalsperren zwei getrennte Dotierschritte erforderlich sind.

Der Erfindung liegt die Aufgabe zugrunde, die Herstellung von CMOS Bauelementen im Vergleich zu den bekannten Verfahren gleicher Gattung zu vereinfachen.

Zur Lösung dieser Aufgabe sieht die Erfindung die kennzeichnenden Merkmale des Patentanspruchs 1 vor.

Die die Kanalsperre bildenden ersten und zweiten Zonen werden während des Aufwachsens des Feldoxids in der Öffnung gleichzeitig gebildet. Phosphor als n-leitender Dotierstoff hat nur geringe Tendenz, in das aufgewachsene Oxid einzudiffundieren. Bor als p-leitender Dotierstoff diffundiert dagegen während des Oxidwachstums in das Oxid ein. Es bleibt jedoch eine genügend hohe Borkonzentration in der zweiten Zone, um zusammen mit der ersten Zone die Kanalsperre zu bilden. Die Kanalsperre entsteht daher in vorteilhafter Weise als Nebenprodukt des Feldoxidwachstums, wodurch der Herstellungsaufwand deutlich herabgesetzt werden kann.

Im folgenden wird die Erfindung anhand eines in der Zeichnung dargestellten Beispiels näher erläutert. In der Zeichnung zeigt

Fig. 1 eine Schnittansicht durch ein Substrat zur Veranschaulichung der Bildung einer n-leitenden Mulde im Substrat;

Fig. 2 ein Substrat gemäß Fig. 1 nach dem Wiederaufwachsen eines Oxids über der n-leitenden Mulde;

Fig. 3 das Substrat gemäß Fig. 2 in einer späteren Verarbeitungsphase nach der Bildung einer Öffnung in einer  $\text{Si}_3\text{N}_4$ -Schicht;

Fig. 4 das Substrat gemäß Fig. 3 bei einer nachfolgenden Dotierung;

Fig. 5 das Substrat gemäß Fig. 4 nach der Bildung eines Feldoxids;

Fig. 6 das Substrat gemäß Fig. 5 nach einem Maskierschritt und während eines Dotierschritts, wobei dieser

Dotierschritt zur Bildung der Source- und Drainzonen für einen p-Kanal-Transistor dient;

Fig. 7 das Substrat gemäß Fig. 6 nach der Ausbildung einer Öffnung für einen vergrabenen Kontakt in einer der p-leitenden Zonen;

Fig. 8 das Substrat gemäß Fig. 7 nach der Bildung eines Polysiliziumschichtmusters auf dem Substrat;

Fig. 9 das Substrat gemäß Fig. 8 bei einem nachfolgenden Dotierschritt; und

Fig. 10 ein Schaltbild einer nach dem erfindungsgemäßen Verfahren hergestellten bistabilen Speicherzelle.

Im folgenden wird zunächst auf Fig. 1 bezug genommen. Bei dem beschriebenen Verfahren wird ein p-leitendes monokristallines Siliziumsubstrat 10 verwendet, das auf ein Niveau von 60 Ohm-cm dotiert wird. Eine n-leitende Mulde (n-leitende Zone 14) wird in dem Substrat ausgebildet, und p-Kanaltransistoren werden in dieser Mulde hergestellt. (Hierin liegt eine gewisse Abweichung von vielen bekannten Verfahren, bei denen das Ausgangsmaterial ein p-leitendes Silizium und nicht ein n-leitendes Silizium ist.)

Zunächst wird eine Oxidschicht 11 (Siliziumdioxid) von etwa 55 nm Dicke auf das Substrat aufgewachsen. Danach wird mit Hilfe üblicher Maskier- und Ätzschritte eine Öffnung 12 durch eine Fotolackschicht und die Oxidschicht 11 gebildet. Diese Öffnung definiert eine Substratzone für die n-leitende Mulde 14. Bei dem bevorzugten Ausführungsbeispiel wird Phosphor durch Ionenimplantation bei einer Energie von 50 keV auf eine Konzentration von  $4,0 \times 10^{12}$  zur Bildung der n-Mulden gebracht.

Danach wird das Oxid auf der Oberfläche des Substrats entsprechend der Darstellung in Fig. 2 erneut aufgewachsen, nachdem zuvor die Fotolackschicht entfernt worden ist. Die Oxidschicht über der Zone 14 wächst rascher als über den anderen Bereichen, wo das Silizium durch die Oxidschicht 11 geschützt ist. Wenn auch die Oxiddicke unkritisch ist, wird bei dem beschriebenen Ausführungsbeispiel eine Oxidschicht von 55 nm über der Zone 14 (Schicht 11b) aufgewachsen, wobei die Dicke des Oxids über den restlichen Zonen (z. B. in den durch die Schicht 11a dargestellten Zonen) auf etwa 85 nm anwächst.

Das Neuaufwachsen des Oxids nach der Bildung der Mulde 14 führt zur Bildung der Kanten 13, welche die Peripherie der n-leitenden Zone umreißen. Dies ist von großem Wert, da es eine relativ leichte Maskenausrichtung mit der Mulde während der nachfolgenden Behandlungsschritte ermöglicht.

Danach wird eine Siliziumnitrid- ( $\text{Si}_3\text{N}_4$ ) Schicht 16 einer Dicke von 100 nm über den Oxidschichten 11a und 11b niedergeschlagen. Sodann wird das Substrat einem Hochtemperatur-Treibrschritt unterworfen, um den n-leitenden Dotierstoff in das Substrat einzudiffundieren, wodurch die vertiefte Mulde 14 gemäß Fig. 3 gebildet wird; (zu beachten ist, daß bei den Seitenansichten gemäß den Fig. 3 bis 9 das Substrat nach links verschoben wurde, um den Rand der Mulde besser darstellen zu können).

Als nächstes wird durch herkömmliche Maskierung und Ätzung eine Öffnung 20 am Umfang der Mulde 14 durch die Fotolackschicht 17 und die Siliziumnitridschicht 16 gebildet. Die Ränder 13 der Oxidschichten ermöglichen eine geeignete Maskierungsausrichtung, um sicherzustellen, daß der Rand (oder die Ränder) der Mulde 14 innerhalb der Öffnung 20 liegt.

Danach wird die Öffnung, wie in Fig. 4 gezeigt ist, zur Bildung der p-leitenden Zone 21 verwendet. In dem be-

vorzuzugten Beispiel wird die Zone 21 durch Ionenimplantation von Bor bei einer Dosis von  $1 \times 10^{13} \text{ cm}^{-2}$  gebildet. Die Zone 21 schneidet den Rand der Mulde 14; der p-leitende Dotierstoff aus der Zone 21 eliminiert praktisch den Rand der (n-leitenden) Mulde 14.

Eine Feldoxidschicht 27 wird jetzt auf dem Substrat aufgewachsen. Bekanntlich verhindert die Siliziumnitridschicht 16 das Wachstum des Oxids, so daß das Oxid in erster Linie in der Öffnung 20 für den dargestellten Teil des Substrats wächst. Beispielsweise kann das Oxid in einer feuchten Sauerstoffatmosphäre bei einer Temperatur von  $920^\circ\text{C}$  über 12 Stunden gezüchtet werden. Bei dem bevorzugten Ausführungsbeispiel wird die Oxidschicht 27 bis auf eine Dicke von etwa  $1,2 \mu\text{m}$  gezüchtet.

Da die Oxidschicht 27 gemäß Fig. 5 in die n-leitende Mulde 14 wächst, wird der Phosphordotierstoff innerhalb dieser Mulde gegen den Rand des Oxids gedrängt. Der Phosphordotierstoff diffundiert nicht ohne weiteres in das Oxid ein, wie dies Bor als Dotierstoff tun würde. Daher wird die in Fig. 5 dargestellte Zone 25 gebildet, welche eine höhere Dotierstoffkonzentration (n-leitender Dotierstoff) hat als die Mulde. Während Bor in das Oxid während des Wachstums eindiffundiert, bleibt doch genügend Bor aus der Zone 21 zurück, um die Zone 24 zu bilden. Daher werden bei der Züchtung der Oxidzone 27 die aneinander angrenzenden Zonen 24 und 25 gebildet. Diese Zonen bilden eine Kanalsperre oder eine Isolationszone, die dadurch gekennzeichnet ist, daß sie mit einem Minimum an Prozeßaufwand, im Ergebnis als Nebenprodukt der Feldoxidformation gebildet wird.

Im folgenden wird auf Fig. 6 Bezug genommen. Ein üblicher Maskierschritt wird zum Ätzen einer Fotolackschicht 30 verwendet, wodurch die Öffnungen 32 und 33 gebildet werden. Durch diese Öffnungen werden Source- und Drain-Zonen für das p-Kanal-Bauelement gebildet. Durch Ionenimplantation von Bor durch diese Öffnungen werden die Zonen 35 und 36 gebildet. (Eine Dosis von  $5 \times 10^{15} \text{ cm}^{-2}$  ist geeignet.)

Bei dem beschriebenen Ausführungsbeispiel werden die Oxidschichten 11a und 11b nach der Entfernung der Fotolackschicht 13 abgezogen, worauf eine Gate-Oxidschicht 15 auf dem Substrat aufgewachsen wird. Dieses neue Oxid hat eine Stärke von etwa  $40 \text{ nm}$  bei dem beschriebenen Ausführungsbeispiel. Eine Öffnung 38 (Fig. 7) wird danach durch die Schicht 15 geätzt, um einen Teil der Zone 35 freizulegen; hierbei finden übliche Maskier- und Ätzschritte Verwendung.

Eine Schicht aus polykristallinem Silizium bei einer Stärke von annähernd  $550 \text{ nm}$  wird danach über dem Substrat aufgebaut. Dieses Polysilizium wird mit Phosphor dotiert. Das Polysilizium erhält danach das geeignete Muster zur Bildung der Elemente der integrierten Schaltung, z. B. der Gate-Elektrode 40 und der Leitung 39 in Fig. 8. Die Gate-Elektrode 40 ist von den Zonen 35 und 36 bei dem beschriebenen Ausführungsbeispiel um etwa  $3,5 \mu\text{m}$  beabstandet. Die Leitung 39 kontaktiert die p-leitende Zone 35 durch Öffnung 38. Der n-leitende Dotierstoff diffundiert aus diesem Polysiliziumelement in die Zone 35 und bildet eine n-leitende Zone 37 innerhalb der Zone 35.

Wie in Fig. 9 gezeigt ist, wird das Substrat einer Borimplantation bis zu einer Konzentration von etwa  $1 \times 10^{14} \text{ cm}^{-2}$  unterworfen. Dieses Implantat bildet die p-leitenden "Brücken"-Zonen 42 und 43. Diese Zonen verlaufen ausgerichtet mit der Gate-Elektrode 40 und erstrecken sich von den primären Source- und Drain-

Zonen 35 und 36 bis zu den Rändern der Gate-Elektrode 40. Nur aus den schwächer dotierten Zonen 42 und 43 erfolgt (während der nachfolgenden Behandlung) eine Seitendiffusion von Bor unter die Gate-Elektrode 40. Da die Dotierstoffkonzentration in den Zonen 42 und 43 wesentlich niedriger als diejenige in den primären Zonen 35 und 36 ist, ist auch die Diffusion unter das Gate sehr gering. Auf diese Weise wird auch die Miller-Kapazität des p-Kanal-Bauelements gemäß Fig. 9 verringert.

Es ist für den Fachmann klar, daß bekannte Behandlungsschritte zur Herstellung des n-Kanal-Bauelements für die zuvor beschriebene CMOS-Schaltung verwendet werden können und daß diese Bauelemente gleichzeitig mit der Herstellung des in Fig. 9 gezeigten p-Kanal-Bauelements hergestellt werden können.

Im folgenden wird auf Fig. 10 Bezug genommen, in der eine bistabile Schaltung (Flipflop) gezeigt ist, die gewöhnlich in einem statischen Speicher verwendet wird. In der Schaltung gemäß Fig. 10 sind die p-Kanal-Bauelemente (Lasten) mit den n-Kanal-Bauelementen über Dioden verbunden. Diese Dioden werden von dem Übergang zwischen den Zonen 35 und 37 der Anordnung gemäß Fig. 9 gebildet (und ein gleicher Übergang in dem anderen p-Kanal-Bauelement, das gleichzeitig hergestellt wird). Die Leitung 39 verbindet die Zone 37 mit den beiden Gate-Elektroden der vier Transistoren der bistabilen Schaltung und außerdem mit der Drain-Zone (nicht gezeigt) eines n-Kanal-Bauelements.

Bei dem beschriebenen Verfahren bildet die Zone 37 (welche in Wirklichkeit ein vergrabener Kontakt ist) eine Verbindung zum p-Kanal-Bauelement der bistabilen Schaltung. Dies steht im Gegensatz zu vielen herkömmlichen Schaltungsanordnungen, bei denen Metallkontakte für diese Verbindung verwendet werden müssen und ermöglicht den Aufbau dieser bistabilen Schaltungen auf einer kleiner Substratfläche, da die Metallkontakte überflüssig werden.

Das beschriebene CMOS-Herstellungsverfahren liefert also Isolationszonen oder Kanalsperren als Nebenprodukt bei der Feldoxidbildung. Das Verfahren ermöglicht die Herstellung bistabiler Schaltungen ohne Metallkontakte. Außerdem werden p-Kanal-Bauelemente mit dem Verfahren verfügbar gemacht, die eine minimale Miller-Kapazität haben.

#### Patentansprüche

1. Verfahren zur Herstellung von CMOS-Bauelementen mit einer Kanalsperre in einem Substrat (10), das eine n-leitende Mulde (14) zur Aufnahme eines p-Kanal-Feldeffekttransistors aufweist, wobei eine Siliziumnitridschicht (16) auf dem Substrat gebildet und eine Öffnung (20) durch die Siliziumnitridschicht (16) derart gelegt wird, daß sie einen Teil der Mulde und einen Teil des Substrats neben der Mulde überspannt, dadurch gekennzeichnet, daß die Mulde (14) mit einem Phosphordotierstoff gebildet wird, daß das Substrat (10) durch die Öffnung (20) mit Bor als p-leitendem Dotierstoff dotiert wird, und daß im Bereich der Öffnung eine Oxidschicht (27) auf dem Substrat derart gebildet wird, daß eine erste Zone (25) durch Sammlung von n-leitendem Dotierstoff aus der n-leitenden Mulde und eine zweite Zone (24) neben der ersten Zone aus dem bei der Dotierung zugeführten p-leitenden Dotierstoff entstehen, wobei die ersten und zweiten Zonen (25, 24) als Kanalsperre verwendet werden.
2. Verfahren nach Anspruch 1. dadurch gekennzeichnet,

zeichnet, daß das Substrat durch Ionenimplantation mit Bor durch die Öffnung (20) dotiert wird.

3. Verfahren nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß die n-leitende Mulde (14) durch Bildung einer Oxidschicht auf dem Substrat und Ätzen der Oxidschicht zur Definition einer Substratzone für die Mulde hergestellt wird.

4. Verfahren nach Anspruch 3, dadurch gekennzeichnet, daß eine Oxidschicht über der n-leitenden Mulde (14) derart wiederaufgewachsen wird, daß eine sichtbare Kante (13) zur Begrenzung der Mulde entsteht.

5. Verfahren nach einem der Ansprüche 1 bis 4 zur Bildung eines p-Kanal-Feldeffekttransistors mit einem integralen vergrabenen Kontakt und einer Kanalsperre, dadurch gekennzeichnet, daß nach Bildung der als Kanalsperre dienenden ersten und zweiten Zonen (25, 24) p-leitende Source- und Drainzonen (35 und 36) mit gegenseitigem Abstand im Substrat innerhalb der n-leitenden Mulde (14) für den p-Kanal-Feldeffekttransistor gebildet werden, wobei eine der Source- und Drainzonen der n-leitenden ersten Zone (25) der Kanalsperre benachbart ist, daß danach eine mit einem n-leitenden Dotierstoff dotierte Polysiliziumschicht (39, 40) derart auf dem Substrat niedergeschlagen wird, daß sie eine (35) der Source- und Drainzonen unter Bildung einer n-leitenden Zone (37) innerhalb der Source- bzw. Drainzone kontaktiert und daß die Polysiliziumschicht danach zur Bildung einer Gate-Elektrode (40) zwischen den beabstandeten Source- und Drainzonen und einer mit der einen der Source- und Drainzonen in Kontakt stehenden Leitung in ein Muster gebracht wird.

6. Verfahren nach Anspruch 5, dadurch gekennzeichnet, daß zwei zusätzliche p-leitende Zonen (42, 43) mit leichterem Dotierung als die Source- und Drainzonen in Fortsetzung der einander zugewandten Seiten der Source- und Drainzonen (35, 36) hergestellt werden.

Hierzu 4 Seite(n) Zeichnungen

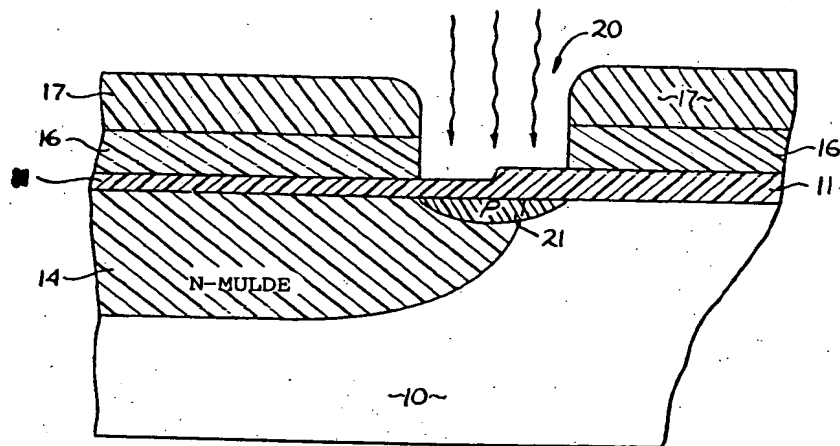


Fig. 4

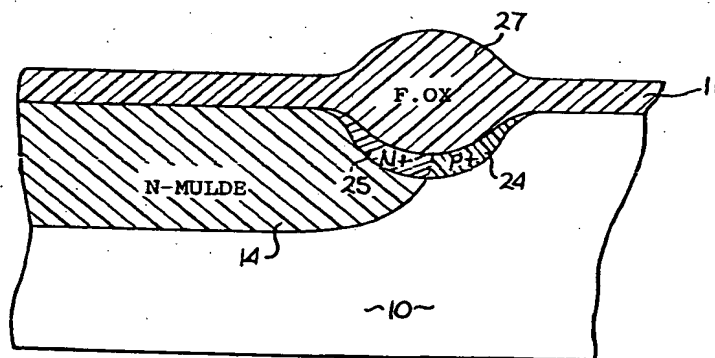
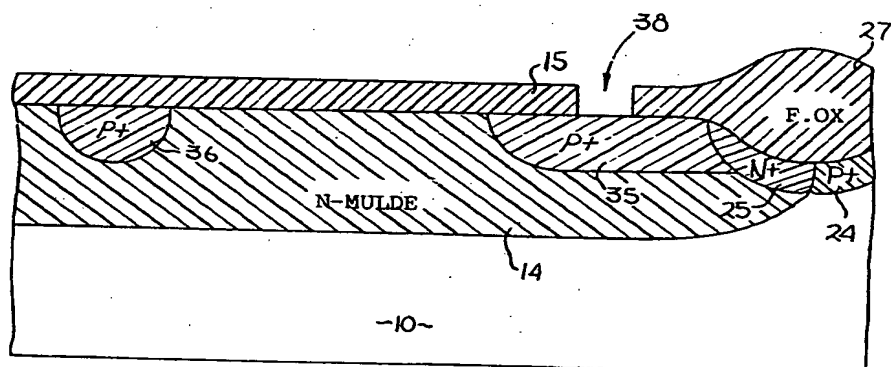
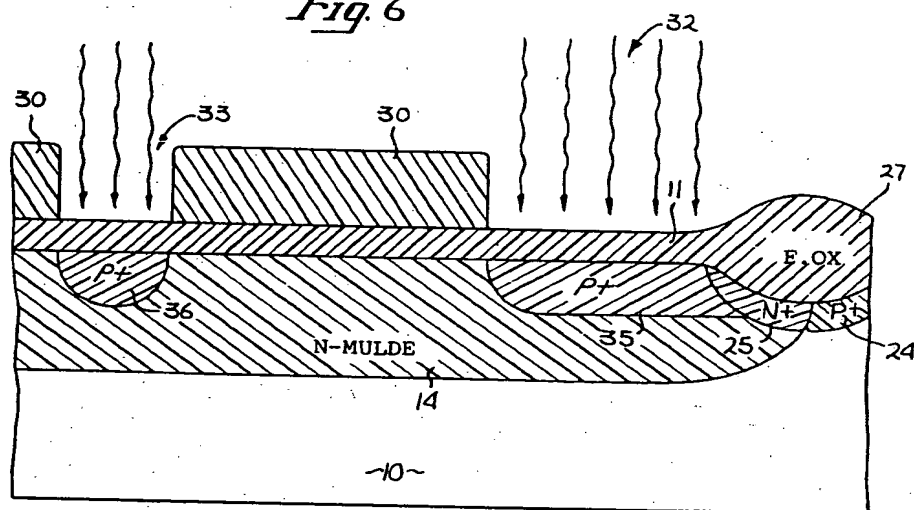


Fig. 5

*Fig. 6*



*Fig. 7*





**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☒ **BLACK BORDERS**

☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

☐ **FADED TEXT OR DRAWING**

☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**

☐ **SKEWED/SLANTED IMAGES**

☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**

☐ **GRAY SCALE DOCUMENTS**

☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**

☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**